Tanaka ela Filed 12/10/03 10f1

# JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 Date of Application:

2002年12月10日

出 願 Application Number:

特願2002-357518

[ST. 10/C]:

[JP2002-357518]

出 願 人 Applicant(s):

N.ECプラズマディスプレイ株式会社

特許庁長官 Commissioner, Japan Patent Office



【書類名】 特許願

【整理番号】 76210345

【提出日】 平成14年12月10日

【あて先】 特許庁長官殿

【国際特許分類】 H01J 11/00

H01J 11/02

G09G 03/28

【発明者】

【住所又は居所】 東京都港区芝五丁目7番1号

NECプラズマディスプレイ株式会社内

【氏名】 田中 義人

【発明者】

【住所又は居所】 東京都港区芝五丁目7番1号

NECプラズマディスプレイ株式会社内

【氏名】 古谷 崇

【特許出願人】

【識別番号】 000232151

【住所又は居所】 東京都港区芝五丁目7番1号

【氏名又は名称】 NECプラズマディスプレイ株式会社

【代理人】

【識別番号】 100096105

【弁理士】

【氏名又は名称】 天野 広

【電話番号】 03(5484)2241

【手数料の表示】

【予納台帳番号】 038830

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

2/E

【物件名】

図面 1

【物件名】

要約書 1

【包括委任状番号】 0216049

【プルーフの要否】

要

# 【書類名】 明細書

【発明の名称】 プラズマディスプレイパネル及びその駆動方法

## 【特許請求の範囲】

【請求項1】 対向して配置された第1の基板及び第2の基板と、

前記第1の基板における前記第2の基板との対向面側に設けられ、行方向に平 行に延びる複数本の第1電極と、

前記第2の基板における前記第1の基板との対向面側に設けられ、前記第1電 極が延びる方向に対して直交する列方向に延びる複数本の第2電極と、

を有し、

前記第1電極と前記第2電極との交点によって規定される表示セルが複数個設けられ、

行毎に独立な入力を持つ前記第1電極に第1の選択パルスを印加し、列毎に独立な入力を持つ前記第2電極に第2の選択パルスを選択的に印加することにより、前記表示セルの発光の有無を制御するプラズマディスプレイパネルであって、

複数の前記表示セルの少なくとも1つは、前記第1の基板に設けられた第3電極を有しており、前記第3電極は当該表示セルに属する前記第1電極とは別の行の前記第1電極に電気的に接続されていることを特徴とするプラズマディスプレイパネル。

【請求項2】 前記第3電極の少なくとも一部が可視光を透過しない材質で 形成されていることを特徴とする請求項1に記載のプラズマディスプレイパネル

【請求項3】 対向して配置された第1の基板及び第2の基板と、

前記第1の基板における前記第2の基板との対向面側に設けられ、行方向に平 行に延びる複数本の第1電極と、

前記第2の基板における前記第1の基板との対向面側に設けられ、前記第1電極が延びる方向に対して直交する列方向に延びる複数本の第2電極と、

を有し、

前記第1電極と前記第2電極との交点によって規定される表示セルが複数個設けられ、

複数の前記表示セルの少なくとも1つは、前記第1の基板に設けられた第3電極を有しており、前記第3電極は当該表示セルに属する前記第1電極とは別の行の前記第1電極に電気的に接続されているプラズマディスプレイパネルを駆動する方法であって、

行毎に独立な入力を持つ前記第1電極に第1の選択パルスを印加し、列毎に独立な入力を持つ前記第2電極に第2の選択パルスを選択的に印加することにより、前記表示セルの発光の有無を制御する工程を含むプラズマディスプレイパネルの駆動方法において、

前記第3電極を有する前記表示セルの少なくとも一つにおいては、当該表示セルの第3電極と電気的に接続された別の行の前記第1電極に印加された前記第1の選択パルスにより、当該表示セルの第3電極においてプライミング放電を発生させる第一の工程と、

第一の工程の後に、当該表示セルの前記第1電極に前記第1の選択パルスを印加する工程と、

を含むことを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項4】 前記第3電極の少なくとも一部を可視光を透過しない材質で 形成する工程を含むことを特徴とする請求項3に記載のプラズマディスプレイパ ネルの駆動方法。

【請求項5】 対向して配置された第1の基板及び第2の基板と、

前記第1の基板における前記第2の基板との対向面側に設けられ、行方向に平 行に延びる複数本の第1電極と、

前記第2の基板における前記第1の基板との対向面側に設けられた前記第1電極が延びる方向に対して直交する列方向に延びる複数本の第2電極と、

表示のための放電を行う主放電ギャップを挟んで前記第1電極と平行に設けられた複数本の第4電極と、

を有し、

前記第1電極及び前記第4電極と前記第2電極との交点によって規定される表示セルが複数個設けられたプラズマディスプレイパネルであって、

複数の前記表示セルの少なくとも1つは、前記第1の基板に設けられた第3電

極を有しており、前記第3電極は当該表示セルに属する前記第1電極とは別の行の前記第1電極に電気的に接続されていることを特徴とするプラズマディスプレイパネル。

【請求項6】 前記第3電極は前記第4電極との間に補助放電ギャップを形成することを特徴とする請求項5に記載のプラズマディスプレイパネル。

【請求項7】 前記補助放電ギャップを形成する前記第3電極及び前記第4電極の少なくとも一部が可視光を透過しない材質で形成されていることを特徴とする請求項6に記載のプラズマディスプレイパネル。

【請求項8】 前記補助放電ギャップに対応して前記第1の基板の少なくとも一部に可視光に対する不透明性を有する遮光層が形成されていることを特徴とする請求項6または7に記載のプラズマディスプレイパネル。

【請求項9】 対向して配置された第1の基板及び第2の基板と、

前記第1の基板における前記第2の基板との対向面側に設けられ、行方向に平 行に延びる複数本の第1電極と、

前記第2の基板における前記第1の基板との対向面側に設けられ、前記第1電極が延びる方向に対して直交する列方向に延びる複数本の第2電極と、

表示のための放電を行う主放電ギャップを挟んで前記第1電極と平行に設けられた複数本の第4電極と、

を有し、

前記第1電極及び前記第4電極と前記第2電極との交点によって規定される表示セルが複数個設けられ、

複数の前記表示セルの少なくとも1つは、前記第1の基板に設けられた第3電極を有しており、前記第3電極は当該表示セルに属する前記第1電極とは別の行の前記第1電極に電気的に接続されているプラズマディスプレイパネルを駆動する方法であって、

行毎に独立な入力を持つ前記第1電極に第1の選択パルスを印加し、列毎に独立な入力を持つ前記第2電極に第2の選択パルスを選択的に印加することにより、前記表示セルの発光の有無を制御する工程を含むプラズマディスプレイパネルの駆動方法であって、

前記第3電極を有する前記表示セルの少なくとも一つにおいては、当該表示セルの第3電極と電気的に接続された別の行の前記第1電極に印加された前記第1の選択パルスにより、当該表示セルの第3電極においてプライミング放電を発生させる第一の工程と、

前記第一の工程の後に、当該表示セルの前記第1電極に前記第1の選択パルス を印加する第二の工程と、

を含むことを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項10】 前記第3電極が前記第4電極との間に補助放電ギャップを 形成する工程を備え、前記プライミング放電が前記補助放電ギャップにおいて起 こることを特徴とする請求項9に記載のプラズマディスプレイパネルの駆動方法

【請求項11】 前記当該表示セルの前記第4電極を、前記当該表示セルの前記第3電極に前記第1の選択パルスが印加されている期間の少なくとも一部の期間において、前記補助放電ギャップにおいて放電を発生させる電位に保持する工程と、

前記当該表示セルの前記第4電極を、前記当該表示セルの前記第1電極に前記第1の選択パルスが印加されている期間において、前記補助放電ギャップにおいて放電を発生させない電位に保持する工程と、

を含むことを特徴とする請求項10に記載のプラズマディスプレイパネルの駆動方法。

【請求項12】 任意の前記第3電極を含む前記表示セルと、該第3電極と電気的に接続された前記第1電極を含む前記表示セルとが同一の群に含まれないように、前記複数の表示セルが複数の表示セル群に分割され、前記第4電極が、前記各表示セル群に含まれる第4電極が同一の群となるように複数の電極群に分割され、前記電極群毎に前記第4電極の電位を制御する工程を含むことを特徴とする請求項11に記載のプラズマディスプレイパネルの駆動方法。

【請求項13】 前記第1の選択パルスを、任意の前記表示セル群に含まれる複数の前記第3電極に、複数回連続して印加する工程を含むことを特徴とする請求項12に記載のプラズマディスプレイパネルの駆動方法。

【請求項14】 前記当該表示セルに含まれる前記第3電極と電気的に接続された前記第1電極以外の前記第1電極に前記第1の選択パルスが印加されている期間は、前記表示セルに含まれる第4電極の電位を、前記補助放電ギャップにおいて放電を発生させない電位に保持する工程を含むことを特徴とする請求項11に記載のプラズマディスプレイパネルの駆動方法。

【請求項15】 1フィールドが、少なくとも前記第1の選択パルスを印加する工程を含む複数のサブフィールドに分割され、前記サブフィールドの少なくとも一つのサブフィールドは前記主放電ギャップにおいて初期化を行う工程を含む第1の初期化工程を含み、さらに、前記サブフィールドの少なくとも一つは前記補助放電ギャップにおいて初期化を行う工程を含み、かつ、前記主放電ギャップにおいて初期化を行う工程を含まない第2の初期化工程を含む、ことを特徴とする請求項9乃至14の何れか一項に記載のプラズマディスプレイパネルの駆動方法。

【請求項16】 前記補助放電ギャップを形成する前記第3電極及び前記第4電極の少なくとも一部を可視光を透過しない材質で形成する工程を含むことを特徴とする請求項10乃至15の何れか一項に記載のプラズマディスプレイパネルの駆動方法。

【請求項17】 前記補助放電ギャップに対応して前記第1の基板の少なくとも一部に可視光に対する不透明性を有する遮光層を形成する工程を含むことを特徴とする請求項9乃至16の何れか一項に記載のプラズマディスプレイパネルの駆動方法。

【請求項18】 対向して配置された第1の基板及び第2の基板と、

前記第1の基板における前記第2の基板との対向面側に設けられ、行方向に平 行に延びる複数本の第1電極と、

前記第2の基板における前記第1の基板との対向面側に設けられ、前記第1電極が延びる方向に対して直交する列方向に延びる複数本の第2電極と、

表示のための放電を行う主放電ギャップを挟んで前記第1電極と平行に設けられた複数本の第4電極と、

前記第1電極及び前記第4電極と平行に設けられた複数本の第5電極と、

を有し、

前記第1電極及び前記第4電極と前記第2電極との交点によって規定される表示セルが複数個設けられたプラズマディスプレイパネルであって、

複数の前記表示セルの少なくとも1つは、前記第1の基板に設けられた第3電極を有しており、前記第3電極は当該表示セルに属する前記第1電極とは別の行の前記第1電極に電気的に接続されていることを特徴とするプラズマディスプレイパネル。

【請求項19】 前記第3電極は前記第5電極との間に補助放電ギャップを 形成することを特徴とする請求項18に記載のプラズマディスプレイパネル。

【請求項20】 前記補助放電ギャップを形成する前記第3電極及び前記第5電極の少なくとも一部が可視光を透過しない材質で形成されていることを特徴とする請求項19に記載のプラズマディスプレイパネル。

【請求項21】 前記補助放電ギャップに対応して前記第1の基板の少なくとも一部に可視光に対する不透明性を有する遮光層が形成されていることを特徴とする請求項18または19に記載のプラズマディスプレイパネル。

【請求項22】 対向して配置された第1の基板及び第2の基板と、

前記第1の基板における前記第2の基板との対向面側に設けられ、行方向に平 行に延びる複数本の第1電極と、

前記第2の基板における前記第1の基板との対向面側に設けられ、前記第1電極が延びる方向に対して直交する列方向に延びる複数本の第2電極と、

表示のための放電を行う主放電ギャップを挟んで前記第1電極と平行に設けられた複数本の第4電極と、

前記第1電極及び前記第4電極と平行に設けられた複数本の第5電極と、 を有し、

前記第1電極及び前記第4電極と前記第2電極との交点によって規定される表示セルが複数個設けられ、

複数の前記表示セルの少なくとも1つは、前記第1の基板に設けられた第3電極を有しており、前記第3電極は当該表示セルに属する前記第1電極とは別の行の前記第1電極に電気的に接続されているプラズマディスプレイパネルを駆動す

る方法であって、

行毎に独立な入力を持つ前記第1電極に第1の選択パルスを印加し、列毎に独立な入力を持つ前記第2電極に第2の選択パルスを選択的に印加することにより、前記表示セルの発光の有無を制御する工程を含むプラズマディスプレイパネルの駆動方法であって、

前記第3電極を有する前記表示セルの少なくとも一つにおいては、当該表示セルの第3電極と電気的に接続された別の行の前記第1電極に印加された前記第1の選択パルスにより、当該表示セルの第3電極においてプライミング放電を発生させる第一の工程と、

前記第一の工程の後に、当該表示セルの前記第1電極に前記第1の選択パルス を印加する第二の工程と、

を含むことを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項23】 前記第3電極は前記第5電極との間に補助放電ギャップを 形成する工程を備え、前記プライミング放電が前記補助放電ギャップにおいて起 こることを特徴とする請求項22に記載のプラズマディスプレイパネルの駆動方 法。

【請求項24】 1フィールドが、少なくとも前記第1の選択パルスを印加する工程を含む複数のサブフィールドに分割され、前記サブフィールドの少なくとも一つのサブフィールドは前記主放電ギャップにおいて初期化を行う工程を含む第1の初期化工程を含み、さらに、前記サブフィールドの少なくとも一つは前記補助放電ギャップにおいて初期化を行う工程を含み、かつ、前記主放電ギャップにおいて初期化を行う工程を含まない第2の初期化工程を含む、ことを特徴とする請求項22または23に記載のプラズマディスプレイパネルの駆動方法。

【請求項25】 前記補助放電ギャップを形成する前記第3電極及び前記第5電極の少なくとも一部を可視光を透過しない材質で形成する工程を含むことを特徴とする請求項22乃至24の何れか一項に記載のプラズマディスプレイパネルの駆動方法。

【請求項26】 前記補助放電ギャップに対応して前記第1の基板の少なくとも一部に可視光に対する不透明性を有する遮光層を形成する工程を含むことを

特徴とする請求項22万至25の何れか一項に記載のプラズマディスプレイパネルの駆動方法。

【請求項27】 前記当該表示セルにおいて前記プライミング放電が発生してから前記表示セルに含まれる前記第1電極に前記第1の選択パルスが印加されるまでの時間が100マイクロ秒以下であることを特徴とする請求項9乃至17及び22乃至26の何れか一項に記載のプラズマディスプレイパネルの駆動方法

【請求項28】 前記当該表示セルにおいて前記プライミング放電が発生してから前記表示セルに含まれる前記第1電極に前記第1の選択パルスが印加されるまでの時間が20マイクロ秒以下であることを特徴とする請求項27に記載のプラズマディスプレイパネルの駆動方法。

# 【発明の詳細な説明】

[0001]

# 【発明の属する技術分野】

本発明は、プラズマディスプレイパネルに関し、特に、表示容量が大きくなった場合にも安定した表示を行えるプラズマディスプレイパネルの構造及び駆動方法に関する。

[0002]

#### 【従来の技術】

従来のプラズマディスプレイパネル及びその駆動方法ならびに輝度制御方法について図14万至16を参照して説明する。

[0003]

図14は従来のプラズマディスプレイパネルを示す部分断面図である(例えば 、特許文献1または2参照)。

[0004]

プラズマディスプレイパネルには、ガラスよりなる前面及び背面の2つの絶縁 基板1a及び1bが設けられている。

[0005]

前面基板となる絶縁基板 1 a 上には、透明な走査電極 2 及び維持電極 3 が形成

され、これらの電極の抵抗値を小さくするため金属製のトレース電極4が走査電極2及び維持電極3に重なるように配置されている。

# [0006]

また、走査電極2及び維持電極3を覆う第1の誘電体層9が設けられ、この誘電体層9を放電から保護する酸化マグネシウム等からなる保護層10が形成されている。

# [0-0 0 7-]

背面基板となる絶縁基板1 b上には、走査電極2及び維持電極3と直交して延 びるデータ電極5が形成されている。また、データ電極5を覆う第2の誘電体層 11が設けられている。

# [0008]

誘電体層11上にはデータ電極5と同じ方向に延び表示の単位となる表示セル 12(図15参照)を区切る隔壁7が形成されている。

## [0009]

さらに、隔壁7の側面及び誘電体層11の隔壁7が形成されていない表面上に は放電ガスの放電により発生する紫外線を可視光に変換する蛍光体層8が形成さ れている。

# [0010]

そして、二つの絶縁基板1a及び1bに挟まれ、隔壁7により区画された空間は、ヘリウム、ネオン及びキセノン等またはこれらの混合ガスからなる放電ガスが充填される放電空間6となっている。

## [0011]

このように構成されたプラズマディスプレイパネルにおいては、走査電極2と 維持電極3との間で面放電100が発生する。

## [0012]

図15は、図14に示したプラズマディスプレイパネルを表示面側から見た平 面図である。

# [0013]

走査電極2と隣接する2本の維持電極3で形成される間隙は、一方が放電を行

う主放電ギャップMGであり、他方が放電を行わない非放電ギャップSGである。従って、単位表示セル12は非放電ギャップSG及び隔壁7により規定される

# [0014]

非放電ギャップSGは上下に隣接する表示セルの放電相互間の干渉を避けるために広く設定され、通常、主放電ギャップMGの4乃至5倍程度とすることが多い。

## $[0\ 0\ 1\ 5]$

また、上下に隣接する表示セルの放電相互間の干渉をより小さくするために、 非放電ギャップSG部にも隔壁7を形成する場合もある。

# [0016]

次に、表示セルの選択的な種々の表示動作について説明する。

# [0017]

図16は従来のプラズマディスプレイパネルの駆動方法における各電極に印加 される電圧パルスを示すタイミングチャートである。

## [0018]

図16において、期間Aは、後に続く選択操作期間Bにおける放電を起こしやすくするための予備放電期間、期間Bは、各表示セルの表示のオン/オフを選択する選択操作期間、期間Cは、選択された全ての表示セルにおいて表示放電を行う維持期間、期間Dは、表示放電を停止させる維持消去期間である。

# [0019]

なお、この従来のプラズマディスプレイパネルの駆動方法においては、走査電極2及び維持電極3からなる面電極の基準電位を、維持期間Cにおいて放電を維持するための維持電圧Vosとする。従って、走査電極2及び維持電極3については、維持電圧Vosより高い電位のものを正極性、低い電位のものを負極性と表現する。また、データ電極5の電位は、0Vを基準とする。

#### [0020]

まず、予備放電期間Aにおいて、走査電極2に正極性で鋸歯状の予備放電パルスPopsを印加すると同時に、維持電極3に負極性で矩形の予備放電パルスP

opcを印加する。

# [0021]

予備放電パルスPopsの波高値は、走査電極2及び維持電極3の間の放電開始関電圧を超える値に設定しておく。従って、予備放電パルスPops及びPopcを各電極2、3に印加することにより、鋸歯状の予備放電パルスPopsの電圧が上昇して両電極2、3間の電圧が放電開始関電圧を超えた時点から走査電極2と維持電極3との間に弱い放電が発生する。この結果、走査電極2上に負の壁電荷が形成され、維持電極3上に正の壁電荷が形成される。

# [0022]

走査電極2には、予備放電パルスPopsの印加に続いて、鋸歯状で負極性の 予備放電消去パルスPopeを印加する。このとき、維持電極3の電位は維持電 圧Vosに固定しておく。

# [0023]

走査電極2への予備放電消去パルスPopeの印加により、走査電極2及び維持電極3上に形成された壁電荷は消去される。

## [0024]

なお、予備放電期間Aにおける壁電荷の消去には、選択操作及び維持放電等の 次の工程における動作が良好に行われるための壁電荷の調整も含まれる。

## [0025]

次に、選択操作期間Bにおいては、全ての走査電極 2 を一旦ベース電位 V o b wに保持した後、各走査電極 2 に順次負極性の走査パルス P o w を印加するとともに、データ電極 5 に表示データに応じたデータパルス P o d を印加する。この間、維持電極 3 d、正極性の電位 V o s w に保持する。

## [0026]

なお、走査パルスPow及びデータパルスPodの到達電位は、走査電極2及びデータ電極5からなる対向電極について、走査電極2とデータ電極5との間の対向電極電圧がいずれか単独の印加では放電開始閾電圧を超えず、両パルスが重畳されたときに放電開始閾電圧を超えるように設定されている。

## [0027]

また、選択操作期間Bにおける維持電極3の電位Voswは、走査パルスPowと重畳された場合においても、走査電極2と維持電極3との間の面電極電圧が 放電開始閾電圧を超えないように設定されている。

# [0028]

従って、走査パルスPowの印加に合わせてデータパルスPodが印加された表示セルにおいてのみ、走査電極2とデータ電極5との間で対向放電が発生する

## [0029]

このとき、走査電極2と維持電極3との間に走査パルスPow及び電位Voswによる電位差が与えられているため、対向放電をトリガとして走査電極2と維持電極3との間にも放電が発生する。この放電が書き込み放電となる。

# [0030]

この結果、選択された表示セルにおいて、走査電極2上に正の壁電荷が形成され、維持電極3上に負の壁電荷が形成される。

# [0031]

その後、維持期間Cにおいて、全ての走査電極2を維持電圧Vosに保持し、維持電極3に第1の維持パルスPosfを印加する。

# [0032]

維持電圧Vosは、選択操作期間Bにおける書き込み放電によって面電極上に 形成された壁電圧が維持電圧Vosに重畳された場合には放電が発生し、そのような壁電荷の重畳がない場合には面電極電圧が放電開始閾電圧を超えず、放電が 発生しないような電圧に設定されている。

## [0033]

従って、選択操作期間Bにおいて書き込み放電が発生して壁電荷が形成された 表示セルにおいてのみ、維持放電が発生する。

## [0034]

さらに、引き続いて、波高値が維持電圧Vosであり、互いに位相が反転した 維持パルスPosを走査電極2及び維持電極3に印加する。これにより、第1の 維持パルスにより放電が発生した表示セルにおいてのみ維持放電が発生する。

# [0035]

その後の維持消去期間Dにおいては、維持電極3の電圧を維持電圧Vosに固定し、走査電極2に負極性で鋸歯状の維持消去パルスPoeを印加する。この工程により、面電極上の壁電荷が消去されて初期状態、即ち、予備放電期間Aにおいて予備放電パルスPops及びPopcが印加される前の状態へと戻る。

# [0036]

なお、維持消去期間Dにおける壁電荷の消去には、次の工程における動作が良好に行われるための壁電荷の調整も含まれる。

# [0037]

なお、ここでは選択操作期間Bと維持期間Cとが時間的に分離されている方式について説明した。これ以外にも、これらの動作が時間的に混合されている駆動方式も採用されているが、個別の表示セルからみれば、予備放電期間の後に選択操作期間、次いで、維持期間が配置されていることは同様である。

## [0038]

次に、従来のプラズマディスプレイパネルの輝度制御方法について説明する。

## [0039]

プラズマディスプレイパネルにおいては、階調表現を行うためにサブフィールド法が用いられる。これは、AC型プラズマディスプレイ装置においては発光表示輝度の電圧変調は困難であり、輝度変調には発光回数を変える必要があるためである。

#### [0040]

ここに、サブフィールド法は、階調性のある一枚の画像を複数の2値表示画像に分解し、高速で連続して表示し、視覚の積分効果により、多階調の画像として再現するものである。

# [0041]

一枚の画像は通常 1 / 6 0 秒で表示され、これを 1 フィールドと呼ぶ。 8 ビット 2 5 6 階調の表現を行う場合には、1 フィールドを 8 サブフィールド (SF) に分割し、各々のサブフィールドに 1 : 2 : 4 : 8 : 1 6 : 3 2 : 6 4 : 1 2 8 の比率の輝度を与える。これにより、入力信号の輝度レベルに応じて発光させる

SFを選択することにより、複数の階調を表現することが可能となる。

[0042]

各SFは図16に示す予備放電期間Aから維持消去期間Dまでの4つの期間によって構成され、各SFの輝度は維持期間Cにおける維持サイクル数を変えることにより設定される。

[0043]

また、分割するサブフィールド数を階調のビット数よりも大きくし、冗長性を 持たせる方式もある。これはプラズマディスプレイパネルに特有な表示妨害であ る動画疑似輪郭を抑制する上で有効な手段である。

[0044]

【特許文献1】

特開2000-11899号公報

[0045]

【特許文献2】

特開2001-76625号公報

[0046]

【発明が解決しようとする課題】

プラズマディスプレイパネルにおいては、さらなる表示品質の向上のために高 精細化が進んでいる。

[0047]

先に説明した従来のプラズマディスプレイパネル駆動方法を用いた場合、高精細化により表示ライン数が増加すると、必然的に選択操作期間Bの時間が増加し、それに伴って、維持期間Cの時間が減少する。

[0048]

例えば、走査パルス幅が  $2\mu$  秒である場合、 V G A (表示ライン数 480 本)の表示を 8 サブフィールドで行うと、選択操作期間 B の総時間は  $2(\mu \psi) \times 480$  (ライン)  $\times$  8(SF) = 7.68 m かとなり、 1 フィールドのおよそ 46 %を占める。

[0049]

一方、同じ条件でXGA(表示ライン数768本)の表示を行うと、選択操作期間Bの占める割合は74%に増加し、選択操作期間B以外の時間はVGAの場合のほぼ半分に減少してしまう。

# [0050]

このようにして維持期間Cが減少すると、表示輝度が低下してしまうという問題が発生する。

# [0-051]

また、動画疑似輪郭を抑制するためにサブフィールド数を増やした場合においても、選択操作期間Bの増加により維持期間Cが減少するという同様の問題が発生する。

## [0052]

表示ライン数やサブフィールド数が増加しても選択操作期間Bを増加させないためには、例えば、走査パルス幅を短くすればよい。

# [0053]

しかしながら、走査パルス幅を短くすると、書き込み放電の発生確率が低下し 、結果的に、正常な表示が行えないという問題が新たに発生してしまう。

## [0054]

本発明は、このような問題点に鑑みてなされたものであり、書き込み放電発生の確実性を低下させることなく、選択操作期間を短縮し、高精細な映像表示が得られるプラズマディスプレイ装置及びその駆動方法を提供することを目的としている。

## [0055]

## 【課題を解決するための手段】

この目的を達成するため、本発明は、対向して配置された第1の基板及び第2の基板と、第1の基板における第2の基板との対向面側に設けられ、行方向に平行に延びる複数本の第1電極と、第2の基板における第1の基板との対向面側に設けられ、第1電極が延びる方向に対して直交する列方向に延びる複数本の第2電極と、を有し、第1電極と第2電極との交点によって規定される表示セルが複数個設けられ、行毎に独立な入力を持つ第1電極に第1の選択パルスを印加し、

列毎に独立な入力を持つ第2電極に第2の選択パルスを選択的に印加することにより、表示セルの発光の有無を制御するプラズマディスプレイパネルであって、複数の表示セルの少なくとも1つは、第1の基板に設けられた第3電極を有しており、第3電極は当該表示セルに属する第1電極とは別の行の第1電極に電気的に接続されていることを特徴とするプラズマディスプレイパネルを提供する。

# [0056]

第3電極の少なくとも一部は可視光を透過しない材質で形成されていることが 好ましい。

## [0057]

また、本発明は、対向して配置された第1の基板及び第2の基板と、第1の基 板における第2の基板との対向面側に設けられ、行方向に平行に延びる複数本の 第1電極と、第2の基板における第1の基板との対向面側に設けられ、第1電極 が延びる方向に対して直交する列方向に延びる複数本の第2電極と、を有し、第 1電極と第2電極との交点によって規定される表示セルが複数個設けられ、複数 の表示セルの少なくとも1つは、第1の基板に設けられた第3電極を有しており 、第3電極は当該表示セルに属する第1電極とは別の行の第1電極に電気的に接 続されているプラズマディスプレイパネルを駆動する方法であって、行毎に独立 な入力を持つ第1電極に第1の選択パルスを印加し、列毎に独立な入力を持つ第 2電極に第2の選択パルスを選択的に印加することにより、表示セルの発光の有 無を制御する工程を含むプラズマディスプレイパネルの駆動方法において、第3 電極を有する表示セルの少なくとも一つにおいては、当該表示セルの第3電極と 電気的に接続された別の行の第1電極に印加された第1の選択パルスにより、当 該表示セルの第3電極においてプライミング放電を発生させる第一の工程と、第 一の工程の後に、当該表示セルの第1電極に第1の選択パルスを印加する工程と 、を含むことを特徴とするプラズマディスプレイパネルの駆動方法を提供する。

# [0058]

本駆動方法は、第3電極の少なくとも一部を可視光を透過しない材質で形成する工程を含むことが好ましい。

# [0059]

さらに、本発明は、対向して配置された第1の基板及び第2の基板と、第1の 基板における第2の基板との対向面側に設けられ、行方向に平行に延びる複数本 の第1電極と、第2の基板における第1の基板との対向面側に設けられた第1電 極が延びる方向に対して直交する列方向に延びる複数本の第2電極と、表示のた めの放電を行う主放電ギャップを挟んで第1電極と平行に設けられた複数本の第 4電極と、を有し、第1電極及び第4電極と第2電極との交点によって規定され る表示セルが複数個設けられたプラズマディスプレイパネルであって、複数の表 示セルの少なくとも1つは、第1の基板に設けられた第3電極を有しており、第 3電極は当該表示セルに属する第1電極とは別の行の第1電極に電気的に接続さ れていることを特徴とするプラズマディスプレイパネルを提供する。

# [0060]

第3電極は第4電極との間に補助放電ギャップを形成するものであることが好ましい。

## $[0\ 0\ 6\ 1]$

また、補助放電ギャップを形成する第3電極及び第4電極の少なくとも一部は 可視光を透過しない材質で形成されることが好ましい。

## [0062]

本発明に係るプラズマディスプレイパネルにおいては、補助放電ギャップに対応して第1の基板の少なくとも一部に可視光に対する不透明性を有する遮光層が 形成されていることが好ましい。

## [0063]

さらに、本発明は、対向して配置された第1の基板及び第2の基板と、第1の 基板における第2の基板との対向面側に設けられ、行方向に平行に延びる複数本 の第1電極と、第2の基板における第1の基板との対向面側に設けられ、第1電 極が延びる方向に対して直交する列方向に延びる複数本の第2電極と、表示のた めの放電を行う主放電ギャップを挟んで第1電極と平行に設けられた複数本の第 4電極と、を有し、第1電極及び第4電極と第2電極との交点によって規定され る表示セルが複数個設けられ、複数の表示セルの少なくとも1つは、第1の基板 に設けられた第3電極を有しており、第3電極は当該表示セルに属する第1電極 とは別の行の第1電極に電気的に接続されているプラズマディスプレイパネルを 駆動する方法であって、行毎に独立な入力を持つ第1電極に第1の選択パルスを 印加し、列毎に独立な入力を持つ第2電極に第2の選択パルスを選択的に印加す ることにより、表示セルの発光の有無を制御する工程を含むプラズマディスプレ イパネルの駆動方法であって、第3電極を有する表示セルの少なくとも一つにお いては、当該表示セルの第3電極と電気的に接続された別の行の第1電極に印加 された第1の選択パルスにより、当該表示セルの第3電極においてプライミング 放電を発生させる第一の工程と、第一の工程の後に、当該表示セルの第1電極に 第1の選択パルスを印加する第二の工程と、を含むことを特徴とするプラズマディスプレイパネルの駆動方法を提供する。

# [0064]

本駆動方法は、第3電極が第4電極との間に補助放電ギャップを形成する工程 を備えることが好ましく、この場合、プライミング放電は補助放電ギャップにお いて起こる。

# [0065]

本発明に係るプラズマディスプレイパネルの駆動方法は、当該表示セルの第4電極を、当該表示セルの第3電極に第1の選択パルスが印加されている期間の少なくとも一部の期間において、補助放電ギャップにおいて放電を発生させる電位に保持する工程と、当該表示セルの第4電極を、当該表示セルの第1電極に第1の選択パルスが印加されている期間において、補助放電ギャップにおいて放電を発生させない電位に保持する工程と、を含むことが好ましい。

#### [0066]

さらに、本発明に係るプラズマディスプレイパネルの駆動方法は、任意の第3 電極を含む表示セルと、該第3電極と電気的に接続された第1電極を含む表示セルとが同一の群に含まれないように、複数の表示セルが複数の表示セル群に分割され、第4電極が、各表示セル群に含まれる第4電極が同一の群となるように複数の電極群に分割され、電極群毎に第4電極の電位を制御する工程を含むことができる。

## [0067]

本発明に係るプラズマディスプレイパネルの駆動方法は、第1の選択パルスを 、任意の表示セル群に含まれる複数の第3電極に、複数回連続して印加する工程 を含むことが好ましい。

# [0068]

本発明に係るプラズマディスプレイパネルの駆動方法は、当該表示セルに含まれる第3電極と電気的に接続された第1電極以外の第1電極に第1の選択パルスが印加されている期間は、表示セルに含まれる第4電極の電位を、補助放電ギャップにおいて放電を発生させない電位に保持する工程を含むことが好ましい。

## [0069]

さらに、本発明に係るプラズマディスプレイパネルの駆動方法は、1フィールドが、少なくとも第1の選択パルスを印加する工程を含む複数のサブフィールドに分割され、サブフィールドの少なくとも一つのサブフィールドは主放電ギャップにおいて初期化を行う工程を含む第1の初期化工程を含み、さらに、サブフィールドの少なくとも一つは補助放電ギャップにおいて初期化を行う工程を含み、かつ、主放電ギャップにおいて初期化を行う工程を含まない第2の初期化工程を含む、ことが好ましい。

## [0070]

本発明に係るプラズマディスプレイパネルの駆動方法は、補助放電ギャップを 形成する第3電極及び第4電極の少なくとも一部を可視光を透過しない材質で形 成する工程を含むことが好ましい。

## [0071]

本発明に係るプラズマディスプレイパネルの駆動方法は、補助放電ギャップに 対応して第1の基板の少なくとも一部に可視光に対する不透明性を有する遮光層 を形成する工程を含むことが好ましい。

## [0072]

さらに、本発明は、対向して配置された第1の基板及び第2の基板と、第1の 基板における第2の基板との対向面側に設けられ、行方向に平行に延びる複数本 の第1電極と、第2の基板における第1の基板との対向面側に設けられ、第1電 極が延びる方向に対して直交する列方向に延びる複数本の第2電極と、表示のた めの放電を行う主放電ギャップを挟んで第1電極と平行に設けられた複数本の第4電極と、第1電極及び第4電極と平行に設けられた複数本の第5電極と、を有し、第1電極及び第4電極と第2電極との交点によって規定される表示セルが複数個設けられたプラズマディスプレイパネルであって、複数の表示セルの少なくとも1つは、第1の基板に設けられた第3電極を有しており、第3電極は当該表示セルに属する第1電極とは別の行の第1電極に電気的に接続されていることを特徴とするプラズマディスプレイパネルを提供する。

# [0073]

第3電極は第5電極との間に補助放電ギャップを形成することが好ましい。

## [0074]

また、補助放電ギャップを形成する第3電極及び第5電極の少なくとも一部が 可視光を透過しない材質で形成されていることが好ましい。

# [0075]

さらに、補助放電ギャップに対応して第1の基板の少なくとも一部に可視光に 対する不透明性を有する遮光層が形成されていることが好ましい。

## [0076]

さらに、本発明は、対向して配置された第1の基板及び第2の基板と、

第1の基板における第2の基板との対向面側に設けられ、行方向に平行に延びる複数本の第1電極と、第2の基板における第1の基板との対向面側に設けられ、第1電極が延びる方向に対して直交する列方向に延びる複数本の第2電極と、表示のための放電を行う主放電ギャップを挟んで第1電極と平行に設けられた複数本の第4電極と、第1電極及び第4電極と平行に設けられた複数本の第5電極と、を有し、第1電極及び第4電極と第2電極との交点によって規定される表示セルが複数個設けられ、複数の表示セルの少なくとも1つは、第1の基板に設けられた第3電極を有しており、第3電極は当該表示セルに属する第1電極とは別の行の第1電極に電気的に接続されているプラズマディスプレイパネルを駆動する方法であって、行毎に独立な入力を持つ第1電極に第1の選択パルスを印加し、列毎に独立な入力を持つ第2電極に第2の選択パルスを選択的に印加することにより、表示セルの発光の有無を制御する工程を含むプラズマディスプレイパネ

ルの駆動方法であって、第3電極を有する表示セルの少なくとも一つにおいては、当該表示セルの第3電極と電気的に接続された別の行の第1電極に印加された第1の選択パルスにより、当該表示セルの第3電極においてプライミング放電を発生させる第一の工程と、第一の工程の後に、当該表示セルの第1電極に第1の選択パルスを印加する第二の工程と、を含むことを特徴とするプラズマディスプレイパネルの駆動方法を提供する。

# [0077]

本発明に係るプラズマディスプレイパネルの駆動方法は、第3電極は第5電極 との間に補助放電ギャップを形成する工程を備えルことができる。この場合、プ ライミング放電が補助放電ギャップにおいて起こる。

# [0078]

本発明に係るプラズマディスプレイパネルの駆動方法は、1フィールドが、少なくとも第1の選択パルスを印加する工程を含む複数のサブフィールドに分割され、サブフィールドの少なくとも一つのサブフィールドは主放電ギャップにおいて初期化を行う工程を含む第1の初期化工程を含み、さらに、サブフィールドの少なくとも一つは補助放電ギャップにおいて初期化を行う工程を含み、かつ、主放電ギャップにおいて初期化を行う工程を含まない第2の初期化工程を含む、ことが好ましい。

# [0079]

本発明に係るプラズマディスプレイパネルの駆動方法は、補助放電ギャップを 形成する第3電極及び第5電極の少なくとも一部を可視光を透過しない材質で形 成する工程を含むことが好ましい。

## [0080]

本発明に係るプラズマディスプレイパネルの駆動方法は、補助放電ギャップに 対応して第1の基板の少なくとも一部に可視光に対する不透明性を有する遮光層 を形成する工程を含むことが好ましい。

#### [0081]

当該表示セルにおいてプライミング放電が発生してから表示セルに含まれる第 1電極に第1の選択パルスが印加されるまでの時間が100マイクロ秒以下であ ることが好ましく、20マイクロ秒以下であることがさらに好ましい。

[0082]

【発明の実施の形態】

(第1の実施形態)

図1は、本発明の第1の実施形態に係るプラズマディスプレイパネルを表示面 から見た平面図である。

[0083]

図15に示した従来のプラズマディスプレイパネルとの違いは前面基板1aに 形成される電極構造のみであり、背面基板1bに関しては、本実施形態に係るプ ラズマディスプレイパネルは従来のプラズマディスプレイパネルと同じ構造を有 している。

[0084]

前面基板 1 a には主放電ギャップMGを挟んで透明な走査電極 2 及び維持電極 3 が形成され、これらの電極の抵抗値を小さくするため金属製のトレース電極 4 a 及び 4 b が走査電極 2 及び維持電極 3 にそれぞれ重なるように配置されている

[0085]

主放電ギャップMGに関して維持電極3の反対側にはプライミング電極13が 形成されている。

[0086]

プライミング電極13と走査電極2との間には、プライミング電極13との間にプライミングギャップPGを挟んで補助走査電極14が形成されている。この補助走査電極14は、隔壁7の下方において走査電極2と補助走査電極14との間を隔壁7に平行に延びる架橋部4cを介して、隣接する表示セルのトレース電極4aと電気的に接続されている。

[0087]

本実施形態においては、プライミング電極13と補助走査電極14とは共に金属製の電極であり、トレース電極4a、4bと同時に形成されている。

[0088]

なお、図1においては、図の単純化のため、データ電極5を省略している。

## [0089]

パネルから引き出された各電極2、3、13、14はそれぞれの駆動回路に接続される。

# [0090]

具体的には、走査電極2は各表示ライン毎に個別に取り出され、個々に走査ドライバ(図示せず)に接続される。一方、全ての維持電極3は相互に電気的に接続され、かつ、維持ドライバ(図示せず)に接続される。また、プライミング電極13も電気的に接続され、プライミングドライバ(図示せず)に接続される。補助走査電極14は個々に走査電極2と接続されているため、外部の駆動回路とは接続されない。

# [0091]

次に、選択的な表示を行うためのプラズマディスプレイパネルの駆動方法について説明する。

## [0092]

図2は、本発明の第1の実施形態に係るプラズマディスプレイパネルの駆動方 法を示すタイムチャートである。

# [0093]

図2は、予備放電期間Aと選択操作期間Bと維持期間Cと維持消去期間Dとからなる1サブフィールド期間を示している。予備放電期間Aは、後に続く選択操作期間Bにおける放電を起こしやすくするための期間、選択操作期間Bは、各表示セルの表示のオン/オフを選択する期間、維持期間Cは、選択された全ての表示セルで表示放電を行う期間、維持消去期間Dは、表示放電を停止させる期間である。

## [0094]

維持電極 3 (SUS)及びプライミング電極 1 3 (PE)はそれぞれ全て共通の波形で駆動されるが、走査電極 2 (SCAN)はライン毎に個別に駆動されるため、図 2 においては、第n ラインの走査電極 S CANn の波形と第(n+1)ラインの走査電極 S CANn の波形の双方を示している。

# [0095]

補助走査電極14に関しては、その第(n+1)ラインの波形が第nラインの 走査電極2の波形と同じになる。

# [0096]

また、データ電極5 (DATA) については、第m行のデータ電極DATAm の波形が示されている。

# [0097]

なお、この第1の実施形態においては、走査電極2、維持電極3からなる面電極及びプライミング電極13の基準電位を、維持期間Cにおいて放電を維持するための維持電圧Vsとする。従って、走査電極2、維持電極3及びプライミング電極13については、維持電圧Vsより高い電位のものを正極性、低い電位のものを負極性と表現する。維持電圧Vsは、例えば、+170V程度である。また、データ電極5の電位は0Vを基準とする。

## [0098]

また、図3は、X方向から見た場合の図1中のA-A'線に沿った断面図であり、図2に示すタイムチャート中の時刻a、b、c、dの各時点における放電や電極上に形成される壁電荷の様子を模式的に示している。

## [0099]

図3においては、第nラインの補助走査電極14はSubSCANnとしている。また、図3にはトレース電極4及び背面基板1bは図示していない。

# [0100]

まず、予備放電期間Aにおいて、走査電極2及び補助走査電極14に正極性で 鋸歯状の予備放電パルスPpsを印加すると同時に、維持電極3に負極性で矩形 の予備放電パルスPpcを、プライミング電極13には負極性で矩形の予備放電 パルスPppを印加する。

#### $[0\ 1\ 0\ 1]$

予備放電パルスPpc及びPppの電位は0Vとする。

## $[0\ 1\ 0\ 2]$

各予備放電パルスの波高値は、走査電極2及び維持電極3の間、補助走査電極

14及びプライミング電極13の間それぞれの放電開始閾電圧を超える値に設定しておく。従って、予備放電パルスPps及びPpcを印加することにより、鋸歯状の予備放電パルスPpsの電圧が上昇して走査電極2と維持電極3との電圧差が放電開始閾電圧を超えた時点から両電極2、3間に弱い放電が発生する。

# [0103]

また、予備放電パルス P p s 及び P p p を印加することにより、鋸歯状の予備 放電パルス P p s の電圧が上昇して走査電極 2 とプライミング電極 1 3 との電圧 差が放電開始閾電圧を超えた時点から両電極 2 、 1 3 間に弱い放電が発生する。

## [0104]

この結果、図3 a に示すように走査電極2及び補助走査電極14上には負の壁電荷が形成され、維持電極3及びプライミング電極13上には正の壁電荷が形成される。

# [0105]

走査電極2及び補助走査電極14には、予備放電パルスPpsの印加に続いて 鋸歯状で負極性の予備放電消去パルスPpeを印加する。このとき、維持電極3 の電位は維持電圧Vsに固定しておく。

## [0106]

一方、プライミング電極13には引き続き予備放電パルスPppを印加し、0 Vに保持しておく。

## [0107]

予備放電消去パルス P p e の印加により、走査電極 2 及び維持電極 3 上に形成された壁電荷は消去される。しかしながら、プライミング電極 1 3 と補助走査電極 1 4 との間では放電が発生しないため、図 3 b に示すように、両電極 1 3 、 1 4 上に形成された壁電荷には変化は起こらない。

# [0108]

なお、予備放電期間Aにおける壁電荷の消去には、選択操作及び維持放電等の 次の工程における動作が良好に行われるための壁電荷の調整も含まれる。

## [0109]

次に、選択操作期間 B においては、全ての走査電極 2 を一旦ベース電位 V b w

に保持した後、各走査電極 2 に順次負極性の走査パルス P w E を印加するとともに、データ電極 5 に表示データに応じたデータパルス P d E を印加する。この間、維持電極 3 は正極性の電位 V E w E にそれぞれ保持する。

# [0110]

なお、走査パルスPw及びデータパルスPdの到達電位は、走査電極2及びデータ電極5からなる対向電極について、走査電極2とデータ電極5との間の対向電極電圧が、走査パルスPw及びデータパルスPdのいずれか単独の印加では放電開始閾電圧を超えず、両パルスが重畳されて印加されたときに放電開始閾電圧を超えるように設定されている。

# [0111]

また、維持電極3の電位Vswは、走査パルスPwと重畳された場合においても、走査電極2と維持電極3との間の面電極電圧が放電開始閾電圧を超えないように設定されている。

# [0112]

さらに、プライミング電極13の電位Vspは、補助走査電極14(ひいては、走査電極2)がベース電位Vbwに保持されている場合には両電極13、14間に放電が発生しないが、補助走査電極14(ひいては、走査電極2)に走査パルスPwが印加された場合には両電極13、14間の面電極電圧が放電開始電圧を超えるように設定されている。

# [0113]

本実施形態においては、電位 V s p はベース電位 V b w と同電位に設定されている。

# [0114]

なお、ここで言う対向電極電圧や面電極電圧は外部から印加される電圧と放電 セル内部に形成された壁電荷による電圧(壁電圧)との合成値として規定される ものである。

# [0115]

従って、走査パルスPwの印加に合わせてデータパルスPdが印加された表示

セルにおいてのみ、走査電極2とデータ電極5との間で対向放電が発生する。

# [0116]

このとき、走査電極2と維持電極3との間に走査パルスPw及び電位Vswによる電位差が与えられているため、対向放電をトリガとして走査電極2と維持電極3との間にも放電が発生する。この放電が書き込み放電となる。

# [0117]

この結果、選択された表示セルにおいて、走査電極2上に正の壁電荷が形成され、維持電極3上に負の壁電荷が形成される。これが書き込み動作となる。

## [0118]

ここで、選択操作期間Bにおける動作をさらに詳細に説明する。

## [0119]

第nラインの走査電極2(SCANn)に走査パルスPwが印加されると、第nラインに含まれる各表示セルにおいては、データ電極5にデータパルスPdが印加された場合に、書き込み放電が発生する。

# [0120]

このとき、第(n+1)ラインにおいては、補助走査電極 14(SubSCAN(n+1))に実質的には第nラインの走査パルスPwと同等の補助走査パルスが印加される。これにより、第(n+1)ラインにおいては、補助走査電極 14とプライミング電極 13との間でプライミング放電が発生する(図 3 c はデータパルスP d が印加されなかった場合の補助走査電極 14 とプライミング電極 13 との間のプライミング放電を示す)。

# [0121]

このプライミング放電はプライミング電極13及び補助走査電極14の電極面積が小さいためそれほど強い放電とはならない。

# [0122]

また、第 n ライン及び第 (n+1) ラインの主放電ギャップMGとは距離が離れているため、走査電極 2 と維持電極 3 との間での誤放電を引き起こすこともない。

# [0123]

第n ラインの走査電極 2 (SCANn) への走査パルスP wの印加終了後、引き続いて、第(n+1) ラインの走査電極 2 (SCAN(n+1)) に走査パルスP wが印加される。

# [0124]

このとき、選択された表示セルのデータ電極5にはデータパルスPdが印加され、走査電極2とデータ電極5との間に放電が発生するとともに、この放電をトリガとして走査電極2と維持電極3との間においても放電が発生し、走査電極2上には正の、維持電極3上には負の壁電荷が形成される(図3dはデータパルスPdが印加された場合の走査電極2と維持電極3との間の放電状況を示す)。

## [0125]

このとき、第(n+2) ラインにおいては、補助走査電極14 (SubSCAN (n+2))に印加された補助走査パルスにより、補助走査電極14 とプライミング電極13 との間でプライミング放電が発生する(図示せず)。

# [0126]

その後、維持期間Cにおいて、全ての走査電極2を維持電圧Vsに保持し、維持電極3に第1の維持パルスPsfを印加する。

## [0127]

維持電圧Vsは、選択操作期間Bにおける書き込み放電によって面電極上に形成された壁電圧が維持電圧Vsに重畳された場合には放電が発生し、そのような壁電荷の重畳がない場合には面電極電圧が放電開始閾電圧を超えず、放電が発生しないような電圧に設定されている。従って、選択操作期間Bにおいて書き込み放電が発生して壁電荷が形成された表示セルにおいてのみ、維持放電が発生する

## [0128]

さらに、引き続いて、走査電極2及び維持電極3に波高値が維持電圧Vsで互いに位相が反転した維持パルスPsを印加する。これにより、第1の維持パルスPsfにより放電が発生した表示セルにおいてのみ、維持放電が発生する。

## [0129]

この間、プライミング電極13は維持パルスPsの中間電位であるVs/2に

保持される。これにより、維持放電を行わない表示セルにおいて、プライミング 電極13と維持電極3との間あるいはプライミング電極13と補助走査電極14 との間で不要な放電が発生することを防ぐことができる。

# [0130]

その後の維持消去期間Dにおいては、維持電極3及びプライミング電極13の電圧を維持電圧Vsに固定し、走査電極2に負極性で鋸歯状の維持消去パルスPeを印加する。

## [0131]

この工程により、主放電ギャップMGを挟む面電極 2、3上においては、壁電荷が消去されて初期状態、即ち、予備放電期間 A において予備放電パルス P p s 及び P p c が印加される前の状態へと戻る。

# [0132]

なお、維持消去期間Dにおける壁電荷の消去には、次の工程における動作が良好に行われるための壁電荷の調整も含まれる。

# [0133]

プライミングギャップPGを挟む面電極2、3上においては、壁電荷の状態にかかわらず、次のサブフィールドにおける予備放電期間Aにおいて壁電荷のリセットがなされる。

## [0134]

次に、本実施形態に係るプラズマディスプレイパネルによって選択操作期間Bの時間を短縮できることの理由について説明する。

#### [0135]

各表示ラインの書き込み動作に必要な時間、すなわち、走査パルスPwのパルス幅は、基本的には、放電が成長し、さらに十分な壁電荷を形成するために必要な時間(以下、「形成時間」と呼ぶ)と、パルスが印加されてから放電が発生するまでの時間(以下、「統計遅れ時間」と呼ぶ)とによって決まる。

## [0136]

形成時間は外部から印加する電圧や表示セルの内部状態によって多少変化する もののそれほど大きな変化はなく、形成時間によって最小のパルス幅が決定され ると考えることができる。

## [0137]

一方、統計遅れ時間は放電の発生確率(以下、「放電確率」と呼ぶ)により決まる値であり、表示セル内の状態により大きく変化する。

# [0138]

統計遅れ時間をある確率で放電が発生するために必要な時間として定義した場合、放電確率が高くなれば、統計遅れ時間は短くなる。放電確率は様々な条件により変化するが、放電ガス中に存在する、電子、イオンあるいは励起状態にある原子、分子などのいわゆるプライミング粒子の密度が最も大きな影響を与える。

## [0139]

図16に示した従来のプラズマディスプレイパネルの駆動方法においては、予 備放電期間Aにおける放電によりプライミング粒子を生成している。

# [0140]

しかしながら、プライミング粒子の密度は粒子同士の衝突や壁面への吸着によって時間とともに急速に減少する。従って、予備放電期間Aから時間的に離れた時点で書き込み動作を行う表示ラインの放電確率は低い値となってしまい、このため、従来のプラズマディスプレイパネルの駆動方法においては、パルス幅を短くすることができなかった。

## [0141]

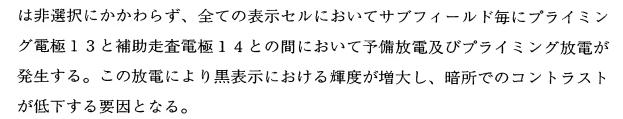
一方、本実施形態に係るプラズマディスプレイパネルによれば、走査パルス P wが印加される直前にプライミング電極 1 3 と補助走査電極 1 4 との間で放電が発生するため、非常に高い放電確率で書き込み動作を行うことが可能となる。

## [0142]

このため、書き込み動作に必要な走査パルスPwのパルス幅を短縮することが可能である。これにより、表示ライン数が増えた場合やサブフィールド数が増えた場合においても、選択操作期間Bの1フィールドに占める割合を低く抑えることが可能となり、高輝度な表示を行うことができる。

## [0143]

本実施形態に係るプラズマディスプレイパネルによれば、表示セルの選択また



## [0144]

実際には、プライミング電極13と補助走査電極14とはともに電極面積が小さいため放電自体が非常に弱いこと、プライミングギャップPG部を除く主要な放電エリアが電極自体によって遮光されていることなどにより、それほど大きな阻害要因とはならない。

## [0145]

しかしながら、暗所でのコントラストがより重視されるような場合に備えて、 上述の第一の実施形態に係るプラズマディスプレイパネルを変形することも可能 である。

## [0146]

変形例の一例を図4に示す。図4は、第一の実施形態に係るプラズマディスプレイパネルの変形例における前面基板の断面図である。

## [0147]

図4に示す変形例においては、第一の実施形態に係るプラズマディスプレイパネルに対して、プライミング電極13と補助走査電極14とを覆うように表示セル12間に遮光層15が追加されている。

#### [0148]

この変形例の構造によれば、プライミング放電による発光は遮光層 1 5 によりほぼ完全に遮光されるため、コントラストの悪化を抑制することができる。

#### [0149]

しかしながら、維持放電による発光もその一部が遮光されることになるため、 全体の輝度が若干低下してしまうという問題も生じる。

## [0150]

以下に述べる第二の実施形態においては、この問題を解決することができるプラズマディスプレイパネル及びその駆動方法について説明する。

# [0151]

(第2の実施形態)

図5は、本発明の第2の実施形態に係るプラズマディスプレイパネルを表示面 から見た平面図である。

## [0152]

本実施形態に係るプラズマディスプレイパネルの基本的な構造は図1に示した 第1の実施形態に係るプラズマディスプレイパネルの構造と同様であるが、補助 走査電極14が表示セル12を横切らない形状となっている点で異なっている。 すなわち、本実施形態における補助走査電極14は各隔壁7の下方において個々 に形成されており、第1の実施形態における補助走査電極14とは異なり、相互 には連続していない。

## [0153]

次に、本実施形態において選択的な表示を行うためのプラズマディスプレイパネルの駆動方法について説明する。

# [0154]

図 6 は、本実施形態に係るプラズマディスプレイパネルの駆動方法を示すタイムチャートである。

## [0155]

図6は、連続する2つのサブフィールド(サブフィールド1及びサブフィールド2、以下「SF1」及び「SF2」と呼ぶ)について示している。

#### [0156]

SF1の駆動波形は第1の実施形態において示した駆動波形と全く同じである

## [0157]

しかしながら、本実施形態においては、図5に示すように補助走査電極14と プライミング電極13とによって作られるプライミングギャップPGの幅が第1 の実施形態におけるプライミングギャップPGの幅と比べて非常に狭く、さらに 、補助走査電極14の電極面積も第1の実施形態における補助走査電極14の電 極面積よりも小さくなっている。

# [0158]

このため、補助走査電極14とプライミング電極13との間において発生する 予備放電及びプライミング放電による黒輝度の上昇は非常に小さく抑えることが できる。

## [0159]

次に、SF2について説明する。

## [0160]

SF2の予備放電期間A'は維持電極3に印加する波形のみ、SF1の予備放電期間Aと異なっている。すなわち、予備放電期間A'においては、維持電極3の電位はVsに保持され、SF1のように予備放電パルスPpcは印加されることはない。

# $[0\ 1\ 6\ 1\ ].$

このため、走査電極2と維持電極3との間では放電は発生しない。

#### $[0 \ 1 \ 6 \ 2]$

しかし、SF1において維持放電が発生した場合であっても、走査電極2と維持電極3との間における壁電荷の調整はSF1の維持消去期間Dにおいて行われているため、続く選択操作期間Bにおける書き込み動作に大きな影響を与えることはない。

## [0163]

一方、プライミング電極13と補助走査電極14との間では、SF1と同様に、予備放電が発生する。これにより、選択操作期間Bにおいて、SF1と同様に、プライミング放電が発生し、高い放電確率が得られ、走査パルスPwのパルス幅を短くすることができる。

## [0164]

このため、表示ライン数が増えた場合やサブフィールド数が増えた場合においても、選択操作期間Bの1フィールドに占める割合を低く抑えることが可能となり、高輝度な表示を行うことができる。

## $[0\ 1\ 6\ 5]$

さらに、SF2では大きな電極面積を持つ走査電極2と維持電極3との間にお

ける予備放電が発生しないため、プライミング電極13と補助走査電極14との間の放電による発光があっても、従来の駆動方法に比べて、黒表示における輝度を低下させることができる。従って、表示セルの完全な初期化を目的として、主放電ギャップMGを用いた予備放電を行う予備放電期間Aを持つサブフィールドを1フィールドに1回程度設け、他のサブフィールドをプライミングギャップPGのみで予備放電を行う予備放電期間A'とすることにより、従来よりも黒表示における輝度が低く、暗所におけるコントラストを高くした表示を行うことができる。

## [0166]

(第3の実施形態)

図7は、本発明の第3の実施形態に係るプラズマディスプレイパネルを表示面 から見た平面図である。

## [0167]

本実施形態に係るプラズマディスプレイパネルにおいては、第1または第2の 実施形態に係るプラズマディスプレイパネルと比較して、表示ライン間の水平方 向(走査電極2または維持電極3が延びる方向)にも隔壁7が形成されており、 隔壁7は井桁構造またはグリッド形状になっている。

## [0168]

補助走査電極14は水平方向に延びる隔壁7を超えて、架橋部4cを介して、 隣接する表示セルの走査電極2と接続している。

# [0169]

本実施形態に係るプラズマディスプレイパネルは第1または第2の実施形態において示した駆動方法により動作させることが可能であり、第1または第2の実施形態の場合と同様に、選択操作期間Bの占める時間的な割合を低くすることが可能である。

## [0170]

さらに、本実施形態に係るプラズマディスプレイパネルにおいては、垂直方向において隣接する表示セル相互間の放電干渉を水平方向に形成した隔壁7によって抑制することが可能であるため、第1の実施形態に示したプラズマディスプレ

イパネルと比較して、走査電極2及び維持電極3の面積を大きくとることができ、より高輝度の表示を得ることが可能となる。

### [0171]

(第4の実施形態)

図8は、本発明の第4の実施形態に係るプラズマディスプイレパネルを表示面から見た平面図である。

# [0172]

本実施形態に係るプラズマディスプイレパネルにおいては、背面基板 1 b に形成される隔壁 7 は水平方向及び垂直方向に形成されており、水平方向及び垂直方向の両方向において表示セル 1 2 を区切る井桁構造となっている。

### [0173]

各表示ラインには主放電ギャップMGを挟んで一対の走査電極2及び維持電極3が形成されている。

### [0174]

さらに、主放電ギャップMGに関して維持電極3とは反対側には、プライミングギャップPGを挟んで補助走査電極14が形成されている。この補助走査電極14は水平方向に延びる隔壁7を通り越して形成されている架橋部4cを介して、隣接する表示セル12の走査電極2と電気的に接続されている。

## [0175]

前述の第1乃至第3の実施形態に係るプラズマディスプイレパネルとは異なり、本実施形態に係るプラズマディスプイレパネルにはプライミング電極13は形成されていない。

#### [0176]

次に、本実施形態に係るプラズマディスプイレパネルにおいて、選択的な表示 を行うための駆動方法について説明する。

## [0177]

図9は、本実施形態に係るプラズマディスプレイパネルの駆動方法を示すタイムチャートである。

## [0178]

図9において、1サブフィールドは、予備放電期間Aと、選択操作期間Bと、維持期間Cと、維持消去期間Dと、からなっている。予備放電期間Aは、後に続く選択操作期間Bにおける放電を起こしやすくするための期間、選択操作期間Bは、各表示セルの表示のオン/オフを選択する期間、維持期間Cは、選択された全ての表示セルにおいて表示放電を行う期間、維持消去期間Dは、表示放電を停止させる期間である。

# .... (0179) ....

維持電極3は、奇数番目の表示ラインに属する奇数維持電極(SUS-o)と 偶数番目の表示ラインに属する偶数維持電極(SUS-e)とに分割して駆動される。

### [0180]

走査電極 2 (SCAN) はライン毎に個別に駆動されるため、図 9 においては、奇数番目の表示ラインに属する第(2 n-1)ラインの走査電極 S C A N (2 n-1) と偶数番目の表示ラインに属する第 2 n ラインの走査電極 <math>S C A N 2 n の波形を示している。

#### [0181]

補助走査電極 14 に関しては、第 2 n ラインの補助走査電極 14 の波形が第( 2 n-1)ラインの走査電極 2 の波形と同じになる。

#### [0182]

また、データ電極5 (DATA) については、第m行のデータ電極DATAm の波形が示されている。

#### [0183]

なお、この第4の実施形態においても、走査電極2及び維持電極3からなる面電極の基準電位を、維持期間Cにおいて放電を維持するための維持電圧Vsとする。従って、走査電極2及び維持電極3については、維持電圧Vsより高い電位のものを正極性、低い電位のものを負極性と表現する。維持電圧Vsは、例えば+170V程度である。また、データ電極5の電位は0Vを基準とする。

# [0184]

図10は、図8のX方向から見たときのB-B'線に沿った断面図であり、図

9に示すタイムチャート中のa、b、c、dの各時点における放電状況や電極上に形成される壁電荷の様子を模式的に示している。

### [0185]

図10においては、例えば、第2nラインの補助走査電極14はSubSCAN2nと表している。また、図10においては、トレース電極4及び背面基板1bは図示していない。

## [0.186]

まず、予備放電期間Aにおいて、走査電極2及び補助走査電極14に正極性で 鋸歯状の予備放電パルスPpsを印加すると同時に、維持電極3に負極性で矩形 の予備放電パルスPpcを印加する。予備放電パルスPpcの電位は0Vとする

## [0187]

各予備放電パルスの波高値は、走査電極2と維持電極3との間、補助走査電極14と維持電極3との間それぞれの放電開始閾電圧を超える値に設定しておく。 従って、予備放電パルスPps及びPpcを印加することにより、鋸歯状の予備放電パルスPpsの電圧が上昇して走査電極2と維持電極3との間の電位差及び補助走査電極14と維持電極3との間の電圧差がそれぞれ各電極間の放電開始閾電圧を超えた時点から各電極間において弱い放電が発生する。

#### [0188]

この結果、図10aに示すように、走査電極2及び補助走査電極14上には負の壁電荷が形成され、維持電極3上には正の壁電荷が形成される。

#### [0189]

走査電極2及び補助走査電極14には、予備放電パルスPpsの印加に続いて 鋸歯状で負極性の予備放電消去パルスPpeを印加する。このとき、維持電極3 の電位は維持電圧Vsに固定しておく。

## [0190]

予備放電消去パルス P p e の印加により、図 1 0 b に示すように、走査電極 2 、補助走査電極 1 4 及び維持電極 3 上に形成された壁電荷は消去される。

## [0191]

なお、予備放電期間Aにおける壁電荷の消去には、選択操作及び維持放電等の 次の工程における動作が良好に行われるための壁電荷の調整も含まれる。

## [0192]

次に、選択操作期間Bにおいては、全ての走査電極2を一旦ベース電位Vbw に保持した後、各走査電極2に順次負極性の走査パルスPwを印加するとともに 、データ電極5に表示データに応じたデータパルスPdを印加する。

# [0193]

この間、奇数番目の維持電極(SUS-o)は、奇数番目の走査電極 2 に走査パルス P wが印加されているときには正極性の電位 V s wに、偶数番目の走査電極 2 に走査パルス P wが印加されているときには正極性の電位 V s P に保持される。

## [0194]

また、偶数番目の維持電極(SUS-e)は、奇数番目の走査電極2に走査パルスPwが印加されているときには正極性の電位Vspに、偶数番目の走査電極2に走査パルスPwが印加されているときには正極性の電位Vswに保持される

## [0195]

なお、走査パルスPw及びデータパルスPdの到達電位は、走査電極2及びデータ電極5からなる対向電極について、走査電極2とデータ電極5との間の対向電極電圧が走査パルスPw及びデータパルスPdのいずれか単独の印加では放電開始閾電圧を超えず、両パルスが重畳されたときに放電開始閾電圧を超えるような値に設定されている。

#### [0196]

また、維持電極3の電位Vswは、走査パルスPwと重畳された場合においても、走査電極2と維持電極3との間の面電極電圧が放電開始閾電圧を超えないように設定されている。

#### [0197]

さらに、維持電極3の電位Vspは、補助走査電極14(ひいては、走査電極2)がベース電位Vbwに保持されている場合には、両電極3、14間に放電が

発生しないが、補助走査電極 1 4 (ひいては、走査電極 2) に走査パルス P w が 印加された場合には、両電極 3 、 1 4 間の面電極電圧が放電開始電圧を超えるように設定されている。

## [0198]

なお、ここで言う対向電極電圧や面電極電圧は外部から印加される電圧と放電 セル内部に形成された壁電荷による電圧(壁電圧)との合成値として規定される ものである。

# [0199]

従って、走査パルスPwの印加に合わせてデータ電極5にデータパルスPdが印加された表示セルにおいてのみ、走査電極2とデータ電極5との間で対向放電が発生する。このとき、走査電極2と維持電極3との間に走査パルスPw及び電位Vswによる電位差が与えられているため、対向放電をトリガとして走査電極2と維持電極3との間にも放電が発生する。この放電が書き込み放電となる。

### [0200]

この結果、選択された表示セルにおいて、走査電極2上に正の壁電荷が形成され、維持電極3上に負の壁電荷が形成される。これが書き込み動作となる。

#### [0201]

ここで、選択操作期間Bにおける動作をさらに詳細に説明する。

#### [0202]

第(2n-1)ラインの走査電極 2(SCAN(2n-1))に走査パルス P wが印加されると、第(2n-1)ラインに含まれる各表示セルにおいては、データ電極 5 にデータパルス P d が印加された場合に書き込み放電が発生する。

#### [0203]

このとき、第2 nラインにおいては、補助走査電極 14 (SubSCAN2 n ) に実質的には第(2n-1) ラインの走査パルス Pwと同等の補助走査パルスが印加される。この場合、第 2n ラインの維持電極 3 は正極性の電位 V s p となっているため、第 2n ラインにおいては、補助走査電極 14 と維持電極 3 との間においてプライミング放電が発生する(図 10 c は、データ電極 5 にデータパルス P d が印加されなかった場合における補助走査電極 14 と維持電極 3 との間に

おいてプライミング放電の状況を示す)。

## [0204]

このプライミング放電は補助走査電極 14の電極面積が小さいためそれほど強い放電とはならない。

### [0205]

また、第2nラインの主放電ギャップMGとは距離が離れているため、走査電極2と維持電極3との間での誤放電を引き起こすこともない。

## [0206]

第(2n-1)ラインの走査電極 2(SCAN(2n-1))への走査パルス Pwの印加終了後、引き続いて、第 2n ラインの走査電極 2 (SCAN 2n) に 走査パルス Pwが印加される。

## [0207]

このとき、選択された表示セルにおいては、データ電極5にデータパルスPdが印加され、走査電極2とデータ電極5との間に放電が発生するとともに、この放電をトリガとして走査電極2と維持電極3との間においても放電が発生する。

#### [0208]

この結果、走査電極 2 上には正の壁電荷が、維持電極 3 上には負の壁電荷がそれぞれ形成される(図 1 0 d は、データ電極 5 にデータパルス P d が印加された場合における走査電極 2 と維持電極 3 との間の放電の状況を示す)。

#### [0209]

このとき、第(2n+1)ラインにおいては、補助走査電極14(SubSCAN(2n+1))に印加された補助走査パルスにより、補助走査電極14と維持電極3との間でプライミング放電が発生する(図示せず)。

#### [0210]

その後、維持期間Cにおいて、全ての走査電極2を維持電圧Vsに保持し、維持電極3に第1の維持パルスPsfを印加する。

#### [0211]

維持電圧Vsは、選択操作期間Bにおける書き込み放電によって面電極上に形成された壁電圧が維持電圧Vsに重畳された場合には、放電が発生し、そのよう

な壁電荷の重畳がない場合には、面電極電圧が放電開始閾電圧を超えず、放電が 発生しないような電圧に設定されている。

### [0212]

従って、選択操作期間Bにおいて書き込み放電が発生して壁電荷が形成された 表示セルにおいてのみ、維持放電が発生する。

## [0213]

さらに、引き続いて、走査電極2及び維持電極3に波高値が維持電圧Vsで互いに位相が反転した維持パルスPsを印加する。これにより、第1の維持パルスPsfにより放電が発生した表示セルにおいてのみ、維持放電が発生する。

### [0214]

本実施形態においては、書き込みを行わなかった表示セルにおいても、プライミング放電により補助走査電極14と維持電極3との間に壁電荷が形成されている(図10における第(2n-1)ラインの表示セル)。

### [0215]

維持期間Cにおいては、補助走査電極14と維持電極3との間、すなわち、プライミングギャップPGに対しても維持パルスPsが交互に印加されることになる。従って、プライミングギャップPGは、補助電極14と維持電極3との間の最小放電維持電圧が維持電圧Vs以上となるように、設定する。

#### $[0\ 2\ 1\ 6]$

実際には、補助走査電極 1 4 の面積が非常に小さいため、プライミングギャップ P G は主放電ギャップ M G と同等か、あるいは、主放電ギャップ M G よりも狭く設定することも可能である。

#### [0217]

その後の維持消去期間Dにおいては、維持電極3の電圧を維持電圧Vsに固定し、走査電極2に負極性で鋸歯状の維持消去パルスPeを印加する。この工程により、主放電ギャップMGを挟む面電極上の壁電荷が消去されて初期状態、即ち、予備放電期間Aにおいて予備放電パルスPps及びPpcが印加される前の状態へと戻る。

# [0218]

なお、維持消去期間Dにおける壁電荷の消去には、次の工程における動作が良好に行われるための壁電荷の調整も含まれる。

### [0219]

プライミングギャップPGを挟む面電極上においては、壁電荷の状態にかかわらず、次のサブフィールドにおける予備放電期間Aにおいて、壁電荷のリセットがなされる。

### [0220]

本実施形態に係るプラズマディスプレイパネルによれば、前述の第1乃至第3の実施形態の場合と同様に、選択操作期間Bの時間を短くすることが可能であるだけでなく、プライミング電極13が不要となるため、主放電電極となる走査電極2及び維持電極3の面積を広くすることができ、より高輝度の表示を行うことが可能となる。

### [0221]

(第5の実施形態)

図11は、本発明の第5の実施形態に係るプラズマディスプイレパネルの駆動 方法を示すタイムチャートである。

## [0222]

本実施形態に係るプラズマディスプイレパネルは第4の実施形態に係るプラズマディスプイレパネルと同じ構造を有しているが、その駆動方法が異なる。

#### [0223]

図5は、連続する2つのサブフィールド(サブフィールド1及びサブフィールド2、以下「SF1|及び「SF2|と呼ぶ)について示している。

#### [0224]

SF1の駆動波形は第4の実施形態に示した駆動波形と全く同じであり、予備 放電期間Aにおいては、全ての走査電極2と全ての維持電極3にはそれぞれ同一 の波形の電圧が印加される。

#### [0225]

これに対して、SF2の予備放電期間A'においては、奇数番目の表示ラインに属する走査電極2(SCAN(2n-1))と偶数番目の表示ラインに属する

走査電極 2 (SCAN 2 n) に印加する電圧の波形が異なっており、さらに、奇数番目の維持電極 3 (SUS-e) に印加する電圧の波形が異なっている。

## [0226]

予備放電期間A'においては、まず、奇数番目の走査電極(SCAN(2n-1))に第1の予備放電パルスPpslを、偶数番目の維持電極(SUS-e)に第1の予備放電パルスPpclをそれぞれ印加する。これにより、偶数ラインの表示セルにおいてのみ、補助走査電極14と維持電極3との間において放電が発生する。

#### [0227]

次に、偶数番目の維持電極(SUS-e)を維持電圧Vsに保持し、奇数番目の走査電極(SCAN(2n-1))に第1の予備放電消去パルスPpelを印加する。これにより、偶数ラインの表示セルの補助走査電極 14と維持電極 3との間に形成された壁電荷が消去される。

# [0228]

この間、偶数番目の走査電極(SCAN2n)と奇数番目の維持電極(SUS-0)は維持電圧Vsに保持されるため、主放電ギャップMGにおいては、いかなる放電も発生しない。

#### [0229]

続いて、偶数番目の走査電極(SCAN(2n-1))に第2の予備放電パルスPps2を、奇数番目の維持電極(SUS-o)に第2の予備放電パルスPpc2をそれぞれ印加する。これにより、奇数ラインの表示セルにおいてのみ、補助走査電極 14 と維持電極 3 との間において放電が発生する。

### [0230]

次に、奇数番目の維持電極(SUS-o)を維持電圧Vsに保持し、偶数番目の走査電極(SCAN2n)に第2の予備放電消去パルスPpe2を印加する。これにより、奇数ラインの表示セルの補助走査電極14と維持電極3との間に形成された壁電荷が消去される。

#### [0231]

この間、奇数番目の走査電極(SCAN(2n-1))と偶数番目の維持電極(SUS-e)は維持電圧Vsに保持されるため、主放電ギャップMGにおいては、いかなる放電も発生しない。

## [0232]

しかしながら、SF1で維持放電が発生した場合であっても、走査電極2と維持電極3との間、すなわち、主放電ギャップMGにおける壁電荷の調整はSF1の維持消去期間Dにおいて行われているため、続くSF2の選択操作期間Bにおける書き込み動作に大きな影響は与えない。

## [0233]

一方、維持電極3と補助走査電極14との間ではSF1と同様の予備放電が発生することになる。これにより、選択操作期間Bにおいて、SF1の場合と同様に、プライミング放電が発生し、高い放電確率が得られ、走査パルスPwのパルス幅を短くすることができる。

## [0234]

さらに、SF2においては、大きな電極面積を持つ走査電極2と維持電極3との間における予備放電が発生しないため、補助走査電極14と維持電極3との間の放電による発光があっても、従来の駆動方法に比べて、黒表示における輝度を低下させることができる。従って、表示セルの完全な初期化を目的として、主放電ギャップMGを用いた予備放電を行う予備放電期間Aを持つサブフィールドを1フィールドに1回程度設け、他のサブフィールドをプライミングギャップPGのみで予備放電を行う予備放電期間A、とすることにより、従来よりも黒表示における輝度が低く、暗所でのコントラストが高い表示を行うことができる。

### [0235]

### (第6の実施形態)

図12は、本発明の第6の実施形態に係るプラズマディスプイレパネルの駆動 方法を示すタイムチャートである。

#### [0236]

本実施形態に係るプラズマディスプイレパネルは第4の実施形態に係るプラズマディスプイレパネルと同じ構造を有しているが、その駆動方法が異なる。

# [0237]

本実施形態における予備放電期間A、維持期間C及び維持消去期間Dの駆動波形は第4の実施形態における駆動波形と同じであるが、選択操作期間Bにおける維持電極3の駆動波形が第4の実施形態における駆動波形と比べて異なっている。すなわち、本実施形態においては、維持電極3も表示ライン毎に個別に駆動される。

## [0238]

選択操作期間Bにおいては、全ての維持電極 3 は一旦 V s w 電位に保持され、その後、第 n ラインの走査電極 2 (S C A N n) に走査パルス P w が印加されるのと同時に、第 (n+1) ラインの維持電極 3 (S U S (n+1)) に電位が V S P w が印加されるように順次駆動される。これにより、第 (n+1) ライン)においては、補助走査電極 1 4 と維持電極 3 2 3 との間でプライミング放電が発生し、続く第 (n+1) ラインにおける書き込みに関する放電確率が上昇する。

# [0239]

プラズマディスプレイパネルは容量性のデバイスであるため、電位の変化毎に 容量成分への充放電が行われ、発光に寄与しない電力が増加するという問題を持っている。

## [0240]

第4の実施形態においては、選択操作期間Bにおいて、走査パルスPwのパルス幅の時間(以下、「走査周期」と呼ぶ)毎に、維持電極3の電位はVswとVspとの間で入れ替わる。このため、発光に寄与しない電力を低減させることは困難であった。

# [0241]

これに対して、本実施形態によれば、各維持電極3が選択走査期間Bにおいて VswからVspへと変化するのは一回だけである。従って、第4の実施形態と 比較して、容量成分への充放電による無効な電力を大幅に低減させることが可能 となる。

### [0242]

## (第7の実施形態)

図13は、本発明の第7の実施形態に係るプラズマディスプイレパネルの駆動 方法を示すタイムチャートである。

## [0243]

本実施形態に係るプラズマディスプイレパネルは第4の実施形態に係るプラズマディスプイレパネルと同じ構造を有しているが、その駆動方法が異なる。

## [0244]

本実施形態における予備放電期間A、維持期間C及び維持消去期間Dの駆動波形は第4の実施形態における駆動波形と同じであるが、本実施形態は、第4の実施形態と比較して、選択操作期間Bにおいて走査電極2に走査パルスPwを印加する順序が異なっている。

### [0245]

すなわち、本実施形態においては、パネルを上下 2 分割し、これら 2 つの分割 領域に交互に走査パルス P w を印加する。

## [0246]

例えば、表示ライン数が 4 p本である場合、第 1 ライン、第(2 p + 1)ライン、第 2 ライン、第(2 p + 2)ラインの順に走査パルス P w を印加する。従って、図 1 3 に示す第(2 n - 1)ラインと第 2 n 2 n 2 n 2 n 2 n 3 に示す第(2 n 3 に元 3 に元 4 で、図 4 の間においては、第(4 p + 4 n - 4 の

#### [0247]

このような走査順を用いた場合、走査パルスPwは奇数ライン、奇数ライン、偶数ライン、偶数ラインと2ラインずつ印加されることになる。従って、維持電極3に印加されるVsp及びVsw電位の入れ替わり周期も走査パルス幅の2倍になる。

## [0248]

第6の実施形態において述べたように、プラズマディスプレイパネルは容量性のデバイスであるため、電位の変化に伴って無効な電力が消費される。本実施形態によれば奇数ライン、偶数ラインがそれぞれ2ラインずつ連続して走査されるため、維持電極3における電位変化の周期は第4の実施形態の場合に比べて2倍

となり、従って、電位変化の回数は約半分に減る。このため、充放電による無効 な電力も第4の実施形態に比べて約半分に低減することができる。

### [0249]

前述の第6の実施形態においては、維持電極3側にも各電極を個別に駆動する ための回路が必要であったが、本実施形態によれば、第4の実施形態と同等の回 路構成により駆動することが可能であり、回路コストを増大させることなく消費 電力を低減することが可能である。

## [0250]

ここで、本実施形態に係るプラズマディスプレイパネルの駆動方法によれば、 補助走査電極14と維持電極3との間にプライミング放電が起きてから当該表示 ラインに走査パルスPwが印加されるまでの時間が第4の実施形態に比べて1走 査周期分遅くなる。

### [0251]

しかしながら、プライミング放電によって形成されたプライミング粒子は $10^{\circ}$ 数 $\mu$ 秒程度の時定数で減衰するため、 $100_{\mu}$ 秒以下の時間差であれば、放電確率の改善効果が見られる。さらに $20_{\mu}$ 秒程度以下の時間差であれば、非常に高い放電確率が得られる。

## [0252]

従って、本実施形態においては、表示領域の分割数を2としたが、分割数をさらに増やすことも可能である。

#### [0253]

例えば、走査周期が1.  $5\mu$ 秒であれば、表示領域を10分割して順に走査パルスPwを印加した場合であっても、プライミング放電から書き込みまでの時間は15 $\mu$ 秒となり、高い放電確率で書き込み動作を行うことが可能である。この場合、選択走査期間Bにおける維持電極3の電位変化は第4の実施形態に比べて約1/10となり、無効な電力を大幅に低減することが可能となる。

#### [0254]

これまで述べた第1乃至第7の実施の形態においては、表示発光のための主放電を同一基板上に形成した電極間で行う構造について説明した。しかしながら、

本発明による効果は、これらの形態に限定されるものではなく、2枚の絶縁基板に別々に形成された電極間において主放電を行う形態、あるいは、同様の構成を持つ他の形態のプラズマディスプレイパネルに関しても有効である。

### [0255]

また、各々に示した第1乃至第7の実施形態は適宜組み合わせて使用すること も可能である。

## [0.256]

## 【発明の効果】

以上説明したように、本発明によるプラズマディスプレイパネル及び駆動方法 によれば、1ラインの書き込み動作に要する時間を短縮することが可能であり、 表示ライン数が増加した場合や、サブフィールド数が増加した場合であっても、 表示のための維持放電を行う時間を確保することが容易となる。

## 【図面の簡単な説明】

### 図1

本発明の第1の実施形態に係るプラズマディスプレイパネルの構造を模式的に 示す平面図である。

## 【図2】

本発明の第1の実施形態に係るプラズマディスプレイパネルの駆動方法を示す タイミングチャートである。

#### 【図3】

本発明の第1の実施形態における表示セル内部の壁電荷の状態を模式的に示す 断面図である。

#### 【図4】

本発明の第1の実施形態に係るプラズマディスプレイパネルの他の構造を模式 的に示す平面図である。

## 図5

本発明の第2の実施形態に係るプラズマディスプレイパネルの構造を模式的に 示す平面図である。

#### 【図6】

本発明の第2の実施形態に係るプラズマディスプレイパネルの駆動方法を示す タイミングチャートである。

### 【図7】

本発明の第3の実施形態に係るプラズマディスプレイパネルの構造を模式的に 示す平面図である。

## [図8]

本発明の第4の実施形態に係るプラズマディスプレイパネルの構造を模式的に 示す平面図である。

## 図9】

本発明の第4の実施形態に係るプラズマディスプレイパネルの駆動方法を示す タイミングチャートである。

### 【図10】

本発明の第4の実施形態における表示セル内部の壁電荷の状態を模式的に示す 断面図である。

## 【図11】

本発明の第5の実施形態に係るプラズマディスプレイパネルの駆動方法を示す タイミングチャートである。

## 【図12】

本発明の第6の実施形態に係るプラズマディスプレイパネルの駆動方法を示す タイミングチャートである。

#### 【図13】

本発明の第7の実施形態に係るプラズマディスプレイパネルの駆動方法を示す タイミングチャートである。

#### 【図14】

従来のプラズマディスプレイパネルを示す部分的な分解斜視図である。

#### 【図15】

従来のプラズマディスプレイパネルの構造を模式的に示す平面図である。

#### 【図16】

従来のプラズマディスプレイパネルの駆動方法を示すタイミングチャートであ

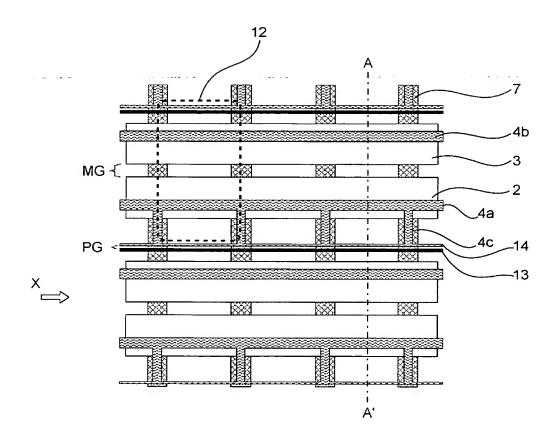
る。

# 【符号の説明】

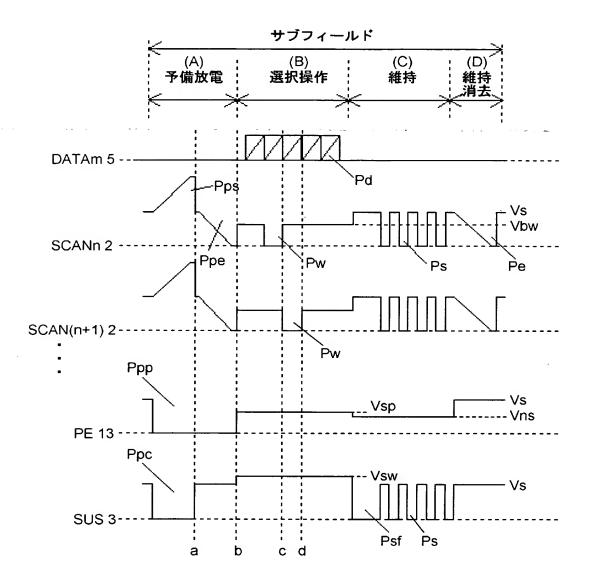
- 1 a 、 1 b 絶縁基板
- 2 走査電極
- 3 維持電極
- 4、4a、4b トレース電極
- 4.c.\_\_架橋部...
- 5 データ電極
- 6 放電空間
- 7 隔壁
- 8 蛍光体層
- 9 第1の誘電体層
- 10 保護層
- 11 第2の誘電体層
- 12 単位表示セル
- 13 プライミング電極
- 14 補助走査電極

【書類名】 図面

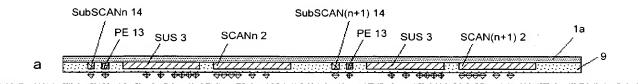
【図1】



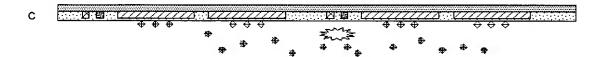
【図2】

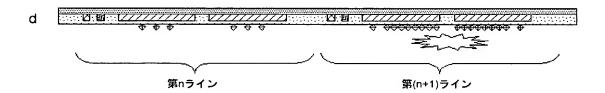


# 図3】



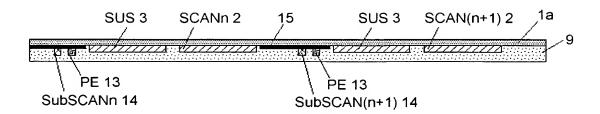




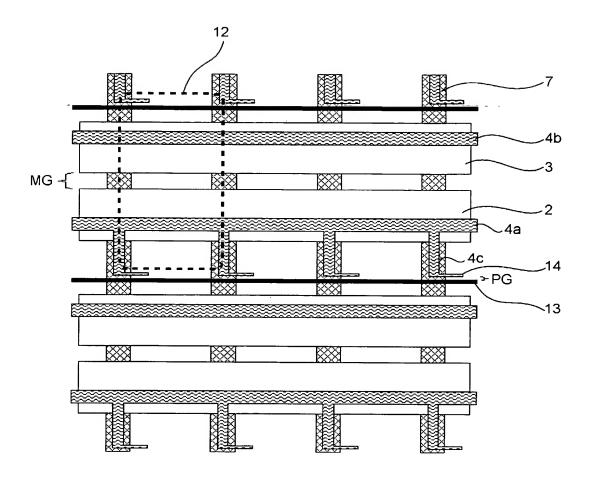


- ◆ 正の壁電荷
- ⇔ 負の駐電荷
- ≮≫ 放雷
- ⇒ プライミング粒子

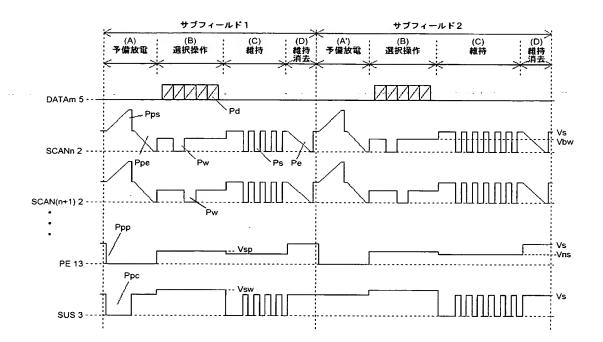
【図4】



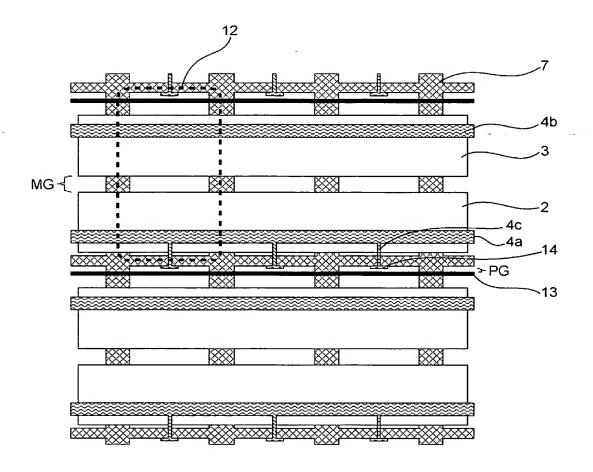
【図5】



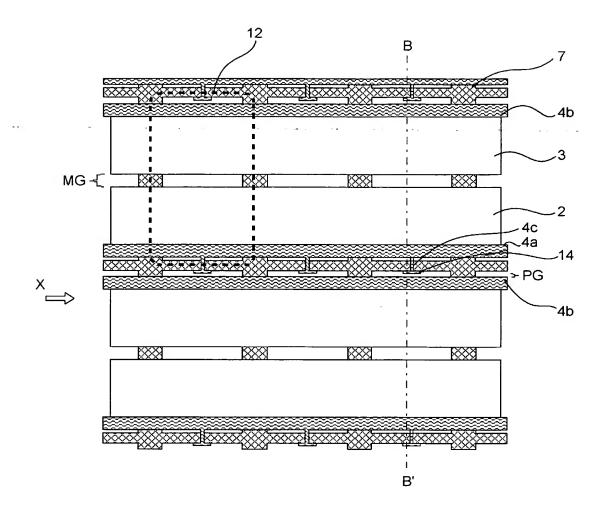
【図6】



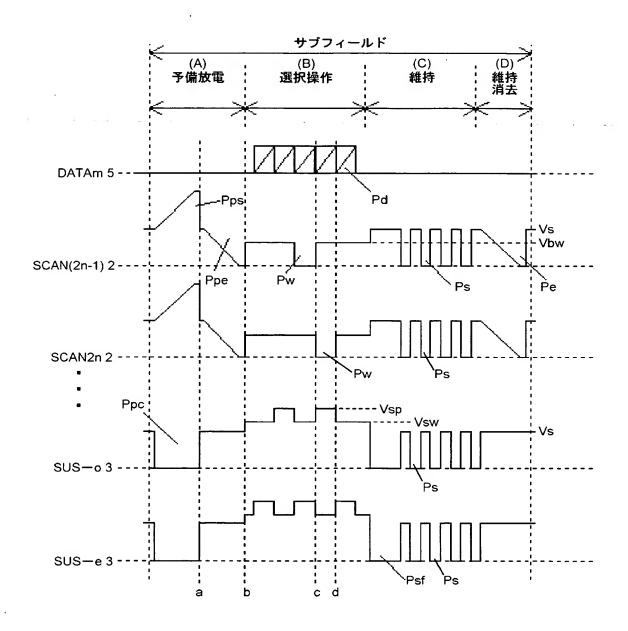
【図7】



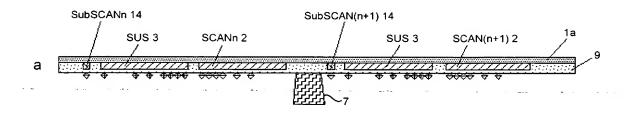
【図8】

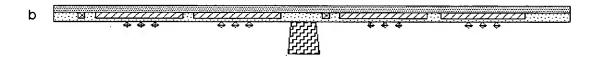


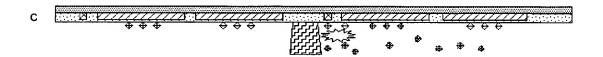
【図9】

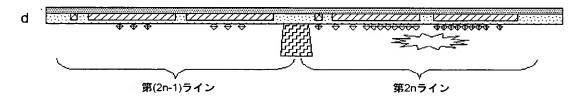


# 【図10】



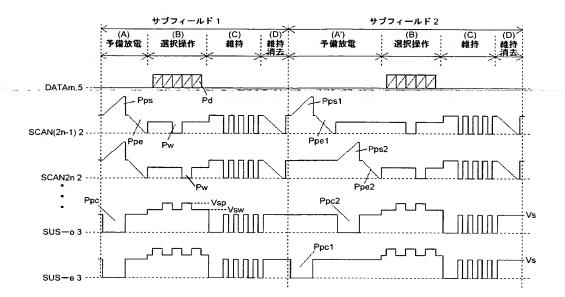




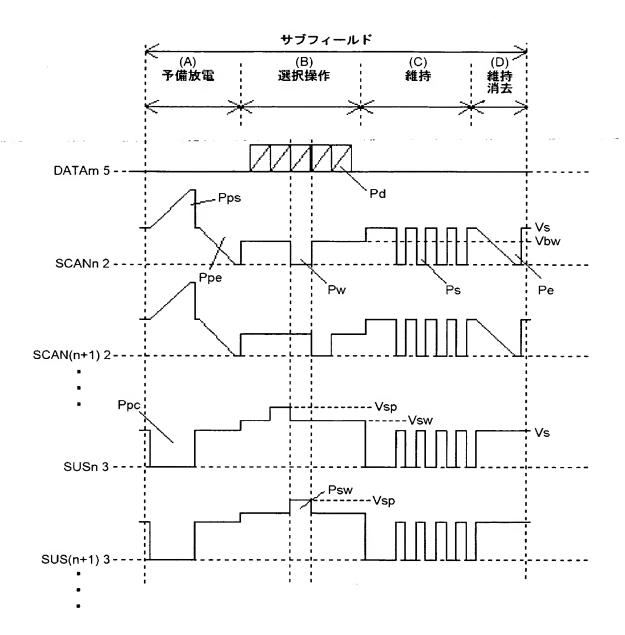


- ◆ 正の壁電荷
- ⇔ 負の壁電荷
- ⇔放電
- ☀ プライミング粒子

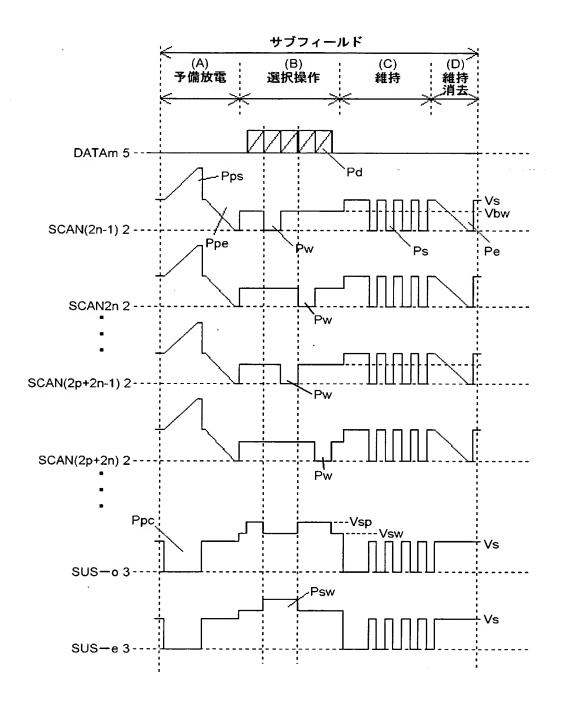
【図11】



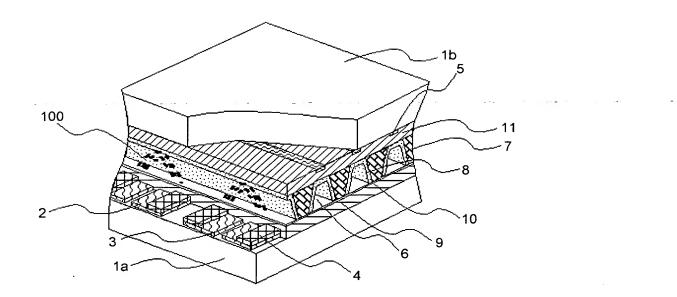
【図12】



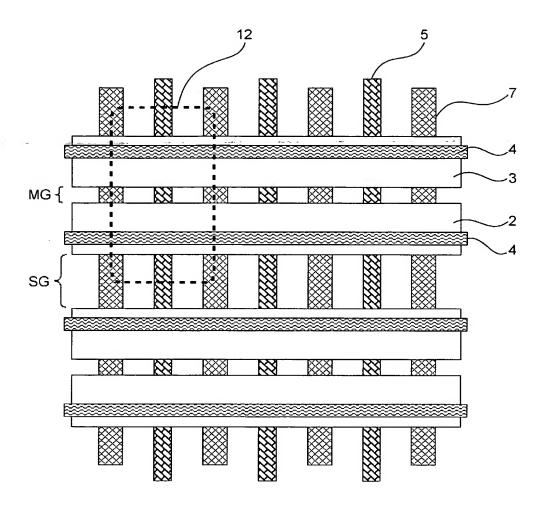
【図13】



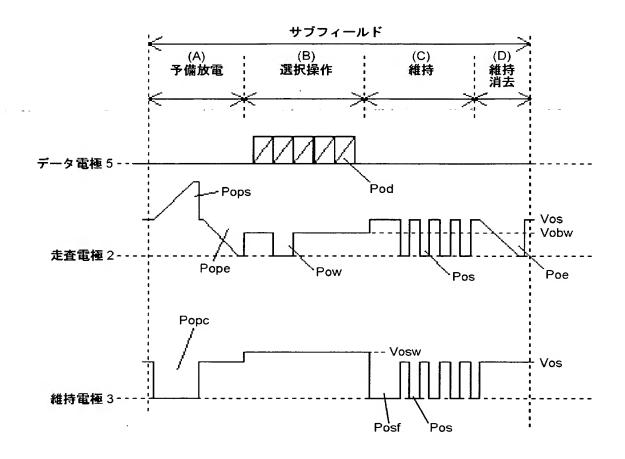
【図14】



【図15】



【図16】



ページ: 1/E

【書類名】 要約書

# 【要約】

【課題】プラズマディスプレイパネルにおいて、表示ライン数が増加するとアドレスに要する時間が長くなり、相対的に維持放電を行う時間が短くなって輝度が低下してしまう。

【解決手段】本発明に係るプラズマディスプレイパネルは、走査電極2及び維持電極3の他に、プライミング電極13と補助走査電極14とを有し、補助走査電極14は隣接する表示セルの走査電極2と電気的に接続される。隣接するセルに印加された走査パルスによって当該表示セルの補助走査電極14とプライミング電極13との間でプライミング放電を発生させる。その後、当該表示セルでアドレス動作を行うことにより、アドレス放電の放電確率が高くなるため、アドレス時間を短くしても確実にアドレスが行われる。これにより、維持放電を行う時間が確保され、高輝度の表示を行うことが可能となる。

【選択図】 図1

# 特願2002-357518

## 出願人履歴情報

識別番号

[000232151]

1. 変更年月日

2002年 9月12日

[変更理由]

名称変更 住所変更

住 所

東京都港区芝五5丁目7番1号

エヌイーシープラズマディスプレイ株式会社

2. 変更年月日

2002年11月 1日

[変更理由]

名称変更

住所

東京都港区芝五丁目7番1号

氏 名

NECプラズマディスプレイ株式会社